

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

IDS

CLIPPEDIMAGE= JP404315442A

PAT-NO: JP404315442A

DOCUMENT-IDENTIFIER: JP 04315442 A

TITLE: CHARGE COUPLED DEVICE

PUBN-DATE: November 6, 1992

INVENTOR-INFORMATION:

NAME

KAWABATA, KEIKO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

NEC CORP

N/A

APPL-NO: JP03108932

APPL-DATE: April 12, 1991

INT-CL (IPC): H01L021/339;H01L029/796 ;H01L027/148 ;H04N005/335

US-CL-CURRENT: 257/215,438/144 ,438/FOR.213

ABSTRACT:

PURPOSE: To stabilize output signals by designing so that the capacitance of a floating diffusion layer to detect signal charges may be not affected by a voltage impressed on Al wiring extracted out of this diffusion layer.

CONSTITUTION: Fig.2 is the view of a cross section vertical to a transfer route of signal charges. A channel stopper 7 is adjacent to a floating diffusion layer 4 to detect signal charges on the side where Al wiring 11 is extracted, and a field oxide film 8 is interposed between the channel stopper 7 and the Al wiring 11. A low-doped p-type region is adjacent to the floating diffusion layer 4 on the side where Al wiring is not extracted.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-315442

(43) 公開日 平成4年(1992)11月6日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/339				
29/796				
27/148				
		8223-4M	H 0 1 L 29/76	3 0 1 C
		8223-4M	27/14	B

審査請求 未請求 請求項の数1(全 3 頁) 最終頁に続く

(21) 出願番号 特願平3-108932

(22) 出願日 平成3年(1991)4月12日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 川端 啓子

東京都港区芝五丁目7番1号 日本電気株式会社内

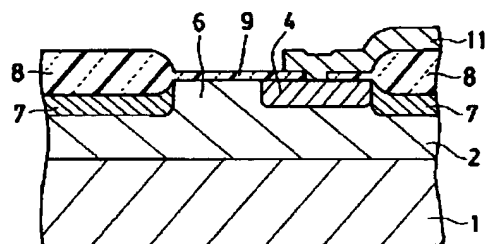
(74) 代理人 弁理士 尾身 祐助

(54) 【発明の名称】 電荷結合装置

(57) 【要約】

【目的】 信号電荷を検出するための浮遊拡散層の容量が、この拡散層から引き出されるA1配線に印加される電圧の影響を受けないようにして出力信号の安定化を図る。

【構成】 図2は信号電荷の転送経路に対する垂直な断面での断面図である。信号電荷を検出するための浮遊拡散層4のA1配線11が引き出される側にはチャンネルストップパ7が隣接しており、チャンネルストップパ7とA1配線11間にはフィールド酸化膜8が介在している。浮遊拡散層4のA1配線が引き出されていない側には低濃度p型不純物領域6が隣接している。



1... n型半導体基板
2... pウェル
3... 電荷転送領域
4... n型浮遊拡散層
5... リセットドレイン領域
6... 低濃度p型不純物領域

7... チャンネルストップパ
8... フィールド酸化膜
9... ゲート酸化膜
10... 出力ゲート電極
11... ソースフォロフへ接続されるA1配線
12... リセットゲート電極

【特許請求の範囲】

【請求項1】 電荷転送領域と、浮遊拡散層をソース領域とするリセットトランジスタと、ソースフォロウを構成する増幅トランジスタと、前記浮遊拡散層と前記増幅トランジスタのゲートとの間を接続する配線層とを有する電荷結合装置において、前記浮遊拡散層に隣接した前記配線層の下にはフィールド絶縁膜が形成されており、かつ、前記浮遊拡散層に隣接した前記配線層が引き出されている側と反対側の部分には前記浮遊拡散層とは逆導電型の低不純物濃度領域が形成されていることを特徴とする電荷結合装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、固体撮像素子等において用いられる電荷結合装置に関し、特に信号電荷をFDA法（浮遊拡散層増幅法）により検出する電荷結合装置に関する。

【0002】

【従来の技術】 図4はこの種電荷結合装置の出力部付近の平面図であり、図5はそのY-Y線断面図である。

【0003】 図4、図5において、1はn型半導体基板、2はpウェル、3はn型の電荷転送領域、4はn型浮遊拡散層、5はリセットドレイン領域、6はn型浮遊拡散層4の両側に設けられた低濃度p型不純物領域、7、8は、活性領域および低濃度p型不純物領域6を囲んで形成されたp型のチャネルストップとその上に形成されたフィールド酸化膜、9はゲート酸化膜、10は出力ゲート電極、11は浮遊拡散層4とソースフォロウトランジスタのゲート電極との間を接続するA1配線、12はリセットゲート電極である。

【0004】 さて、電荷転送領域3を転送されてきた信号電荷は、n型浮遊拡散層へ転送され、ここでの電位変化を発生させるが、この電位変化はこの拡散層のもつ全容量に反比例する。従って、微小信号に対しても大きな電位変動が得られるようにするためには、この容量を極力小さくすることが求められる。このため、図4の平面図に示すように、n型浮遊拡散層4はチャネルストップ7とは隔離され、その間に低濃度p型不純物領域6を配置させるなどの工夫がなされている。

【0005】

【発明が解決しようとする課題】 上述した従来の電荷結合装置では、浮遊拡散層6の容量を低減させるためにその両側に低濃度領域が配されているが、一方の低濃度領域上にはソースフォロウトランジスタに接続されるA1配線11が通過している。ところが、この低濃度p型不純物領域6とA1配線11との間の酸化膜の膜厚は500Å～800Å程度しかなく、かつ、A1配線には10～15Vの電圧が加わるので、不純物領域の空乏層の幅がA1配線の影響を受け大きく変化する。そのため、浮遊拡散層の容量が変動し、その結果出力信号が信号電荷

に比例しなくなり、またそのレベルが不安定となる不都合が生じる。

【0006】

【課題を解決するための手段】 本発明の電荷結合装置は、電荷転送領域と、浮遊拡散層をソース領域とするリセットトランジスタと、ソースフォロウを構成する増幅トランジスタと、前記浮遊拡散層と前記増幅トランジスタのゲートとの間を接続する配線層とを有しており、そして、前記浮遊拡散層に隣接した前記配線層の下にはフィールド絶縁膜が形成されており、かつ、前記浮遊拡散層に隣接した前記配線層が引き出されている側と反対側の部分には前記浮遊拡散層とは逆導電型の低不純物濃度領域が形成されていることを特徴としている。

【0007】

【実施例】 次に、本発明の実施例について図面を参照して説明する。図1は、本発明の一実施例の出力部付近の平面図であり、図2はそのX-X線断面図である。図1、図2において、図4、図5の部分と同等の部分には同一の参照番号が付されているので重複した説明は省略する。

【0008】 本実施例においては、n型浮遊拡散層4は、ソースフォロウ回路へ接続されるA1配線11がない側は低濃度p型不純物領域6と隣接し、A1配線のある側はチャネルストップ7とフィールド酸化膜8とに隣接している。

【0009】 リセットドレイン領域5には、15V程度の電圧が印加されていて、リセットゲート電極11に高電圧が印加されると、n型浮遊拡散層4は、リセットドレイン領域と同電位にリセットされる。次に、リセットゲート電極11の電位が低下した後、電荷転送領域3を転送されてきた信号電荷が出力ゲート電極10下を通過して浮遊拡散層4に転送される。この時、n型浮遊拡散層4の電位は例えば13V程度に低下する。このように、A1配線11には、13～15Vなどの高い電圧が印加されるが、A1配線11下には厚いフィールド酸化膜8が設けられており、しかもその下に存在する領域は高濃度のp型領域であるため、A1配線11下の浮遊拡散層に隣接する領域の空乏層の幅がA1配線の電位変動の影響を受けることはなくなる。従って、浮遊拡散層4の容量がこの拡散層自体の電位によって影響を受けることがなくなる。

【0010】 図3は本発明の他の実施例を示す断面図である。本実施例においては、先の実施例と相違して、浮遊拡散層4と隣接するA1配線11下の領域は低濃度p型不純物領域6となされているが、この不純物領域6はフィールド酸化膜8によってA1配線11からは隔離されている。

【0011】 本実施例においても、A1配線下に厚い酸化膜が存在していることにより、A1配線の電位変動による不純物領域6の空乏層幅の変動は抑制される。本実

施例は先の実施例と比較して浮遊拡散層4の全容量を低減させることができる利点を有する。

【0012】

【発明の効果】以上説明したように、本発明は、FDA法により信号電荷を検出する電荷結合装置において、浮遊拡散層は、A1配線が引き出される側はフィールド酸化膜と隣接し、その反対側は低濃度不純物領域と隣接するようにしたものである。従って、本発明によれば、A1配線に加わる電圧が与える浮遊拡散層の周囲の空乏層の拡がりに対する影響を抑制することができる。従って、本発明によれば、浮遊拡散層の容量 C_{fo} を安定化させることができ、信号電荷に比例した出力信号を安定して取り出すことができる。

【図面の簡単な説明】

【図1】 本発明の一実施例を示す平面図。

【図2】 図1のX-X線断面図。

【図3】 本発明の他の実施例を示す断面図。

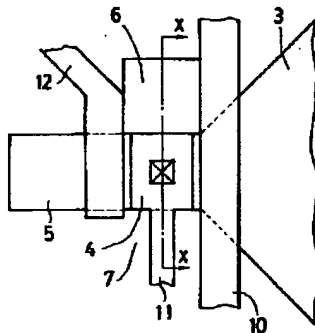
【図4】 従来例の平面図。

【図5】 図4のY-Y線断面図。

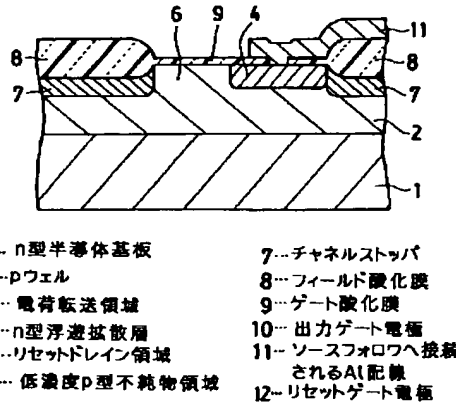
【符号の説明】

1…n型半導体基板、 2…pウェル、 3…電荷転送領域、 4…n型浮遊拡散層、 5…リセットドレイン領域、 6…低濃度p型不純物領域、 7…チャネルストップ、 8…フィールド酸化膜、 9…ゲート酸化膜、 10…出力ゲート電極、 11…ソースフォロワへ接続されるA1配線、 12…リセットゲート電極。

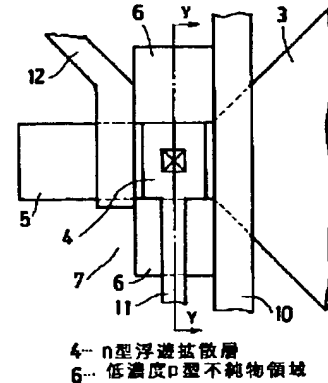
【図1】



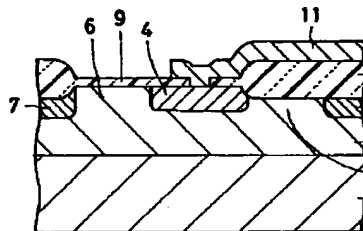
【図2】



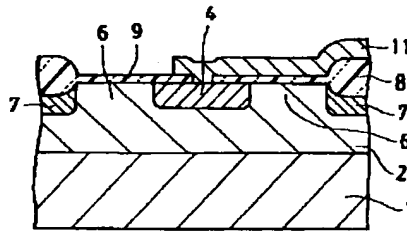
【図4】



【図3】



【図5】



フロントページの続き

(51) Int. Cl.⁵

H04N 5/335

識別記号

庁内整理番号

F I

技術表示箇所

F 8838-5C